

JZ8M116

**8BIT
MTP MCU**

Version 1.00

目录

目录.....	- 2 -
1 产品简述.....	- 4 -
1.1 特性.....	- 4 -
1.2 引脚图.....	- 5 -
1.3 引脚描述.....	- 6 -
2 中央处理器（CPU）.....	- 7 -
2.1 程序存储器.....	- 7 -
2.1.1 复位向量.....	- 7 -
2.1.2 中断向量（0008H）.....	- 8 -
2.1.3 读取 MTP.....	- 8 -
2.2 数据存储器.....	- 9 -
2.2.1 数据存储器结构.....	- 9 -
2.2.2 数据存储器寻址模式.....	- 9 -
2.2.3 系统寄存器定义.....	- 10 -
2.2.4 INDF0 间接寻址寄存器 0.....	- 10 -
2.2.5 INDF1 间接寻址寄存器 1.....	- 10 -
2.2.6 FSR0 间接寻址指针 0.....	- 10 -
2.2.7 FSR1 间接寻址指针 1.....	- 10 -
2.2.8 HBUF 查表数据高 8 位.....	- 11 -
2.2.9 PCL 程序计数器指针低位.....	- 11 -
2.2.10 STATUS 状态寄存器.....	- 11 -
3 复位.....	- 12 -
3.1 复位方式.....	- 12 -
4 系统时钟.....	- 13 -
4.1 概述.....	- 13 -
4.2 OSCM 寄存器.....	- 13 -
4.3 IRCCAL 寄存器.....	- 13 -
4.4 系统时钟结构框图.....	- 14 -
5 中断.....	- 15 -
5.1 概述.....	- 15 -
5.2 IO 口变化中断使能寄存器.....	- 15 -
5.3 OPTION 配置寄存器.....	- 15 -
5.4 INTCR0 中断控制寄存器 0.....	- 16 -
5.5 INTF0 中断标志寄存器 0.....	- 16 -
5.6 INTCR1 中断控制寄存器 1.....	- 16 -
5.7 INTF1 中断标志寄存器 1.....	- 17 -
6 端口.....	- 18 -

6.1 IOA 数据寄存器.....	- 18 -
6.2 OEA 方向寄存器.....	- 18 -
6.3 PUA 方向寄存器.....	- 18 -
6.3 ANSA 方向寄存器.....	- 19 -
7 定时器 0(TC0).....	- 20 -
7.1 概述.....	- 20 -
7.2 T0CR 控制寄存器.....	- 21 -
7.3 TC0CL TC0 计数器低 8 位/周期寄存器.....	- 22 -
7.4 TC0CH TC0 计数器高位.....	- 22 -
7.5 PWMxCR 控制寄存器(x=0,1).....	- 22 -
7.6 PWMxD 数据高位(x =0,1).....	- 22 -
7.7 PWMx 波形图(x=0,1).....	- 23 -
8 触摸按键 (CDC)	- 24 -
8.1 概述.....	- 24 -
8.2 原理框图.....	- 24 -
8.3 TKCTR0 控制寄存器 0.....	- 25 -
8.4 TKCTR1 控制寄存器 1.....	- 25 -
8.5 TKCHS 触摸按键通道选择寄存器.....	- 26 -
8.6 TKCNTH/L 触摸按键计数寄存器.....	- 26 -
9 低电压检测(LVD).....	- 27 -
9.1 概述.....	- 27 -
9.2 LVDCCR 低电压检测控制寄存器.....	- 27 -
10 看门狗 (WDT)	- 28 -
10.1 概述.....	- 28 -
10.2 OPTION 配置寄存器.....	- 28 -
10.3 WDTC 看门狗控制寄存器.....	- 28 -
11 芯片配置字 (OPTION BIT)	- 29 -
12 电性参数.....	- 30 -
12.1 极限参数.....	- 30 -
12.2 直流特性.....	- 30 -
13 指令集简述.....	- 31 -
13.1 概述.....	- 31 -
13.2 符号说明.....	- 31 -
JZ8M116 指令集表.....	- 32 -

1 产品简述

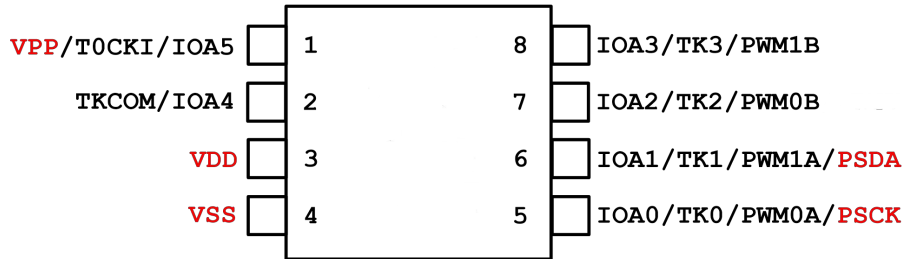
JZ8M116 采用高速低功耗 CMOS 工艺设计开发的 8 位高性能精简指令单片机，内部有 1K×16 多次可编程存储器（MTP，擦写次数 1000），64×8 位的数据存储器（RAM），6 个双向 I/O 口，1 个 8/16 位 Timer 定时器/计数器，2 路 8 位分辨率 PWM，4 路触摸按键,高精度 LVD 功能，支持多种系统工作模式和多个中断源。

1.1 特性

- CPU 特性
 - 高性能精简指令
 - 1K×16位的MTP程序存储器
 - 64×8位的数据存储器
 - 5级堆栈缓存器
 - 支持查表指令
- I/O 口
 - 6个双向I/O口
 - 可编程弱上拉IOA
 - IOA口变化中断
 - IOA0高灌电流能力
- 1个定时器/计数器（16Bit）
 - TC0: 具有周期寄存器功能的定时/计数器
 - 16位模式下，周期寄存器用作低8位计数器
 - 8位模式下，可用作PWM0/PWM1的时基
- 8位PWM0/PWM1输出
- 系统时钟
 - 内部高速RC震荡器： 16MHz
 - 内部低速RC震荡器： 64KHz/500KHz
- 系统工作模式
 - 普通模式： 高低速时钟同时工作
 - 低速模式： 仅低速时钟工作
 - 休眠模式： 高低速时钟都停止工作
- 多路中断源
- 4路触摸按键
- 看门狗定时器
- 特殊功能
 - 可编程代码保护
 - ISP功能
- 封装形式
 - SOP8



1.2 引脚图





1.3 引脚描述

名称	类型	说明
VDD, VSS	P	电源输入端
IOA[0]	I/O	输入/输出 IO, SMT, 上拉电阻
TK0	A	触摸按键通道 0
PWM0A	O	PWM0A 输出端口
PSCK	I/O	编程用
IOA[1]	I/O	输入/输出 IO、SMT、上拉电阻
TK1	A	触摸按键通道 1
PWM1A	O	PWM1A 输出端口
PSDA	I/O	编程用
IOA[2]	I/O	输入/输出 IO、SMT、上拉电阻
TK2	A	触摸按键通道 2
PWM0B	O	PWM0B 输出端口
IOA[3]	I/O	输入/输出 IO、SMT、上拉电阻
TK3	A	触摸按键通道 3
PWM1B	O	PWM1B 输出端口
IOA[4]	I/O	输入/输出 IO、SMT、上拉电阻
TKCOM	A	触摸按键灵敏度电容口
IOA[5]	I/O	输入/输出 IO、SMT、上拉电阻
T0CKI	I	TC0 外部时钟输入
VPP	P	编程高压电源



2 中央处理器（CPU）

2.1 程序存储器

- 1K 的程序存储器（MTP 1000 Times）空间
- 复位向量为 0000H
- 硬件中断向量为 0008H
- 支持数据表

地址	说明
0x0000	复位向量
0x0001 ~ 0x0007	用户区
0x0008	中断向量
0x0009 ~ 0x03FF	用户区

JZ8M116

2.1.1 复位向量

JZ8M116有以下四种复位方式：

- 上电复位
- 看门狗复位
- 外部复位
- 欠压复位

发生上述任一种复位后，程序将从0000H处重新开始执行，系统寄存器也将都恢复为初始默认值。

例：定义复位向量

```
ORG    0000H    ;
GOTO   MAIN    ; 跳转至用户程序开始
...
MAIN:  ...     ; 用户程序开始
...
GOTO   MAIN    ; 用户主程序循环
```



2.1.2 中断向量（0008H）

中断向量地址为0008H。一旦有中断响应，程序计数器PC的当前值就会存入堆栈缓存器并跳转到0008H处开始执行中断服务程序。

例：中断服务程序：

```
ORG      0000H
GOTO    START      ; 跳转到程序开始
...
ORG      0008H
GOTO    IRQSUB     ; 发生中断后，跳转到中断子程序

START:
...
...
GOTO    START      ; 主程序循环

IRQSUB:
PUSH    ; 进入中断子程序后，先保存现场
...
POP     ; 退出中断子程序前，恢复现场
RETIE

END
```

2.1.3 读取 MTP

FSR1的低2位和FSR0组成10位程序区数据，利用RDT指令可以读取程序区数据，其中读到的16位数据高位放在HBUF中，低位放在A寄存器中。

例：查找 ROM 地址为“DTAB”的值

```
MOVIA   HIGH(DTAB) ;获取数据表地址高位
MOVAR   FSR1       ;设置数据表高位指针
MOVIA   LOW(DTAB)  ;获取数据表地址地位
MOVAR   FSR0       ;设置数据表低位指针
;若需读取表的其它数据，修改指针
RDT     ;读取表的第一个数据0x0102
MOVAR   TABDL      ;将低位0x02数据放在TABDL
MOVR    HBUF,A     ;高位数0x01读入累加器A
MOVAR   TABDL      ;将高位数据0x01放在TABDH
...

DATAB:
DW      0x0102
```




2.2 数据存储器

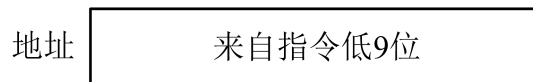
2.2.1 数据存储器结构

寄存器可通过直接寻址或INDF0、INDF2间接寻址；特殊功能寄存器可通过直接寻址或INDF1、INDF2间接寻址。具体地址分配参照下表。

地址	间接寻址 INDF0	间接寻址 INDF1	间接寻址 INDF2	直接寻址
0X00 ~ 0xFF	YES	YES	YES	YES

2.2.2 数据存储器寻址模式

◇ 直接寻址模式



如：MOVAR 0x001 ; A 中的值传送给地址为 0x001 的 RAM 中

◇ 间接选址模式 0



如：MOVAR INDF0 ; A 中的值传送给 FSR0 指向的 RAM 中

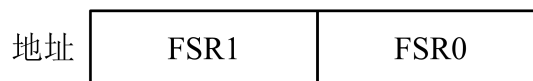
◇ 间接选址模式 1



如：MOVAR INDF1 ; A 中的值传送给 FSR1 指向的 RAM 中

注：本系列 RAM 只在 0x00~0xFF 存在，其它区域数据全部映射到 0x00~0xFF。

◇ 间接选址模式 2



如：MOVAR INDF2 ; A 中的值传送给 {FSR1:FSR0} 指向的 RAM 中



2.2.3 系统寄存器定义

数据寄存器映射表								
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
0x000 ~ 0x03F	GPR (64x8)							
0x040 ~ 0x0AF	-							
0x0B0	INDF0	FSR0	TKCTR0	TKCTR1	TKCNTL	TKCNTH	TKCHS	-
0x0B8	INDF1	FSR1	PCL	STATUS	OPTION	OSCM	WDTC	-
0x0C0	INDF2	HBUF	-	-	INTCR0	INTF0	INTCR1	INTF1
0x0C8	IOA	OEA	PUA	IOAICR	ANSA	-	-	-
0x0D0	-	-	-	-	-	-	-	-
0x0D8	PWM0CR	PWM0D	PWM1CR	PWM1D	-	-	-	-
0x0E0	-	-	-	-	-	-	-	-
0x0E8	T0CR	TC0CL	TC0CH	-	-	-	-	-
0x0F0	LVDCR	-	-	-	-	-	-	-
0x0F8	-	IRCLOCK	-	-	IRCCAL	-	-	-

(注：GPR 为通用寄存器)

2.2.4 INDF0 间接寻址寄存器 0

访问 INDF0 寄存器时，实现间接寻址模式 0，访问到的是 FSR0 寄存器所指向的寄存器内容，间接寻址模式 0 仅可寻址通用寄存器区 0x000~0x0FF 空间。

2.2.5 INDF1 间接寻址寄存器 1

访问 INDF1 寄存器时，实现间接寻址模式 1，访问到的是 FSR1 寄存器所指向的寄存器内容，间接寻址模式 1 仅可寻址通用寄存器区 0x000~0x0FF 空间。

2.2.6 FSR0 间接寻址指针 0

利用间接寻址模式 0 访问通用寄存器时，FSR0 为地址指针；当以间接寻址模式 2 访问通用寄存器时，FSR0 作为地址指针的低位。

2.2.7 FSR1 间接寻址指针 1

利用间接寻址模式 1 访问通用寄存器时，FSR1 为地址指针；当以间接寻址模式 2 访问通用寄存器时，FSR1 作为地址指针的高位。



2.2.8 HBUF 查表数据高 8 位

利用 RDT 指令读取程序区数据时，读到的 16 位数据高 8 位放在 HBUF 中。

2.2.9 PCL 程序计数器指针低位

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PCL	PCL7	PCL6	PCL5	PCL4	PCL3	PCL2	PCL1	PCL0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	1	0	0	0

Bit[7:0] **PCL[7:0]**: 程序计数器指针低位。

用户将该PCL作为目的操作数做加法运算时（ADDRA PCL、ADCRA PCL），10位PC值参与运算，运算结果写入PC，实现程序的相对跳转；加法运算外的其它运算时，仅PCL参与运算，PCH保持不变。PCH不可寻址。

2.2.10 STATUS 状态寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
STATUS	-	-	-	-	-	Z	DC	C
读/写	-	-	-	-	-	R/W	R/W	R/W
复位后	-	-	-	-	-	X	X	X

Bit 2 **Z**: 零标志

1 = 算术/逻辑运算的结果为零
0 = 算术/逻辑运算的结果非零

Bit 1 **DC**: 辅助进位标志

1 = 加法运算时低四位有进位，或减法运算后没有向高四位借位
0 = 加法运算时低四位没有进位，或减法运算后有向高四位借位

Bit 0 **C**: 进位标志

1 = 加法运算后有进位、减法运算没有借位发生或移位后移出逻辑“1”
0 = 加法运算后没有进位、减法运算有借位发生或移位后移出逻辑“0”



3 复位

3.1 复位方式

- 上电复位 (POR)
- 外部复位 (MCLR Reset)
- 欠压复位 (BOR)
- 看门狗定时器复位 (WDT Reset)

有4种复位方式，任何一种复位都会使PC程序计数器清零，让程序从0000H处开始运行，并且使系统寄存器值复位。



4 系统时钟

4.1 概述

JZ8M116 由内置的 16MHz RC 震荡电路 (IHRC 16MHz) 作为系统时钟源 F_{osc} ，内置低速时钟仅可作为定时器时钟源与 WDT 时钟源。

4.2 OSCM 寄存器

工作模式控制寄存器 OSCM

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OSCM	STBH	STBL	-	STOP		STPH	LIRC500K	STPL
读/写	RW	RW	-	RW		RW	RW	RW
复位后	x	x	-	0		1	0	1

- Bit 7 **STBH:** 高频振荡器稳定标志
- Bit 6 **STBL:** 低频振荡器稳定标志
- Bit 4 **STOP:** CPU工作状态标志位
 1 = CPU停止工作
 0 = CPU正常工作，所有复位唤醒
- Bit 2 **STPH:** 高频振荡器控制
 1 = 休眠状态或低速模式下关闭高频振荡器
 0 = 休眠状态或低速模式下高速振荡器仍然工作
- Bit 1 **LIRC500K:** 低频振荡器频率选择
 1 = 内部低频振荡器频率500KHz
 0 = 内部低频振荡器频率64KHz
- Bit 0 **STPL:** 低频振荡器控制
 1 = 休眠状态下低频振荡器停止工作
 0 = 休眠状态下低频振荡器仍然工作

4.3 IRCCAL 寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IRCCAL	-	IRCAL6	IRCCAL5	IRCCAL4	IRCCAL3	IRCCAL2	IRCCAL1	IRCCAL0
读/写	-	RW	RW	RW	RW	RW	RW	RW
复位后	-	X	X	X	X	X	X	X

内置的高频 RC 震荡电路在芯片上电后频率为校准过的 16MHz，但程序中可以通过特殊的流程来调整此频率以满足特定应用需求。



例：调整 IRC 频率

TASK_IRCCAL:

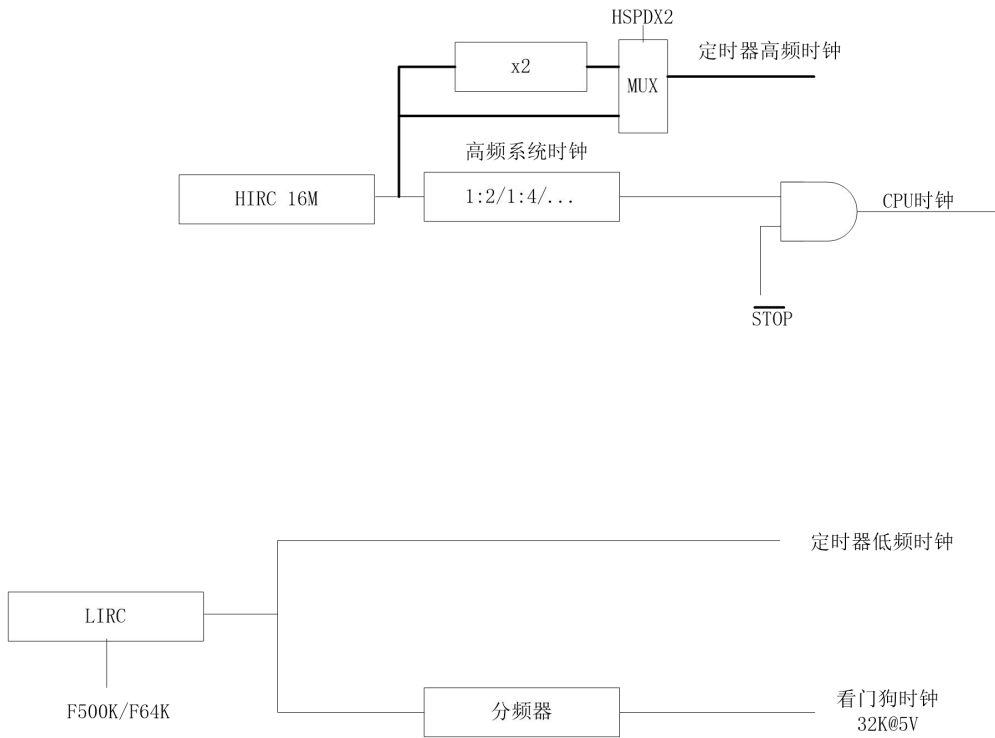
```

MOVIA    0x55
MOVAR    IRCLOCK      ;//1F9H地址写入55H
MOVIA    0xAA
MOVAR    IRCLOCK      ;//1F9H地址写入AAH
MOVIA    VALUE
MOVAR    IRCCAL       ;//写入IRCCAL
    
```

...

;//若需继续在IRCCAL寄存器内写入其他值需要重复以上所有步骤

4.4 系统时钟结构框图



	高速运行模式	休眠模式 (STOP=1)
高频振荡器	运行	由 STPH 决定
低频振荡器	运行	由 STPL 决定
WDT	配置字决定	由配置字决定
Timer0/Timer1	TXEN	高速时钟源&STPH=0 或低速时钟源&STPL=0



5 中断

5.1 概述

多路中断源: TC0定时器, IOA端口变化, 低电压检测与触摸转换完成中断。中断可以将系统从睡眠模式中唤醒, 在唤醒前, 中断请求被锁定。一旦程序进入中断, 寄存器OPTION的位GIE被硬件自动清零以避免响应其它中断。系统退出中断后, RETIE指令将自动将GIE置“1”, 以响应下一个中断。

设置 GIE 和中断控制寄存器 INTCR0/INTCR1 来使能中断, 查询 INTF0/INTF1 中断标志寄存器判断中断是否发生。

5.2 IO 口变化中断使能寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IOAICR	-	-	IOAICR5	IOAICR4	IOAICR3	IOAICR2	IOAICR1	IOAICR0
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit[5:0] **IOAICRn** IO端口变化中断使能

1 = 使能IOA.n口电平变化中断(n=0~5)

0 = 屏蔽IOA.n口电平变化中断(n=0~5)

5.3 OPTION 配置寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OPTION	GIE	-	TO	PD				
读/写	R/W	-	R	R				
复位后	0	-	1	1				

Bit7 **GIE**: 全局中断控制位

1 = 总中断使能 (RETIE指令会将该位置1)

0 = 屏蔽所有中断 (响应中断后自动清零)



5.4 INTCR0 中断控制寄存器 0

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTCR0	TKIE	-	-	-	-	-	-	TC0IE
读/写	R/W	R	R	R	R	R	R	R/W
复位后	0	0	0	0	0	0	0	0

Bit7 **TKIE:**
 1 = 使能触摸转换完成中断
 0 = 屏蔽触摸转换完成中断

Bit0 **TC0IE:**
 1 = 使能TC0溢出中断
 0 = 屏蔽TC0溢出中断

5.5 INTF0 中断标志寄存器 0

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTF0	TKIF	-	-	-		-	-	TC0IF
读/写	R/W	R	R	R	R	R	R	R/W
复位后	0	0	0	0	0	0	0	0

Bit7 **TKIF:**
 1 = 产生触摸转换完成中断
 0 = 未产生触摸转换完成中断

Bit0 **TC0IF:**
 1 = 产生TC0溢出中断
 0 = 未产生TC0溢出中断

5.6 INTCR1 中断控制寄存器 1

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTCR1	LVDIE	-	-	-	-	-	-	IOAHIE
读/写	R/W	R	R	R	R	R	R	R/W
复位后	0	0	0	0	0	0	0	0

Bit7 **LVDIE:**
 1 = 使能低电压检测中断
 0 = 屏蔽低电压检测中断

Bit0 **IOAHIE:**
 1 = 使能外部端口IOA中断
 0 = 屏蔽外部端口IOA中断



5.7 INTF1 中断标志寄存器 1

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTF1	LVDIF	-	-	-	-	-	-	IOAHIF
读/写	R/W	R	R	R	R	R	R	R/W
复位后	0	0	0	0	0	0	0	0

(注：所有中断标志位需软件清零)

Bit 7 **LVDIF:**

1 = 产生低电压检测状态变化中断，只要VDD电压相比VLVDS设置电压发生状态改变时，此标志就会被置“1”

0 = 未产生低电压检测状态变化中断

Bit0 **IOAHIF:**

1 = 对应输入端口状态发生变化

0 = 对应输入端口状态未发生变化



6 端口

6.1 IOA 数据寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IOA	-	-	IOA5	IOA4	IOA3	IOA2	IOA1	IOA0
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	x	x	x	x	x	x

6.2 OEA 方向寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OEA	-	-	OEA5	OEA4	OEA3	OEA2	OEA1	OEA0
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit[5:0] **OEA**: A口输出使能

1 = 输出

0 = 输入

6.3 PUA 方向寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PUA	A0HD	-	PUA5	PUA4	PUA3	PUA2	PUA1	PUA0
读/写	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit[7] **A0HD**: A0口拉电流选择

1 = 大电流(仅灌电流)

0 = 普通电流

Bit[5:0] **PUA**: A口上拉使能

1 = 上拉使能

0 = 上拉关闭



6.3 ANSA 方向寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ANSA	-	-	-	ANSA4	ANSA3	ANSA2	ANSA1	ANSA0
读/写	R	R	R	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit[5:0] **ANSA:** A口模式选择
 1 = 模拟口
 0 = 数字口



7 定时器0(TC0)

7.1 概述

TC0 为带有可设置 1:128 预分频器及周期寄存器的 8 位/16 位定时计数器，具有休眠状态下唤醒功能。

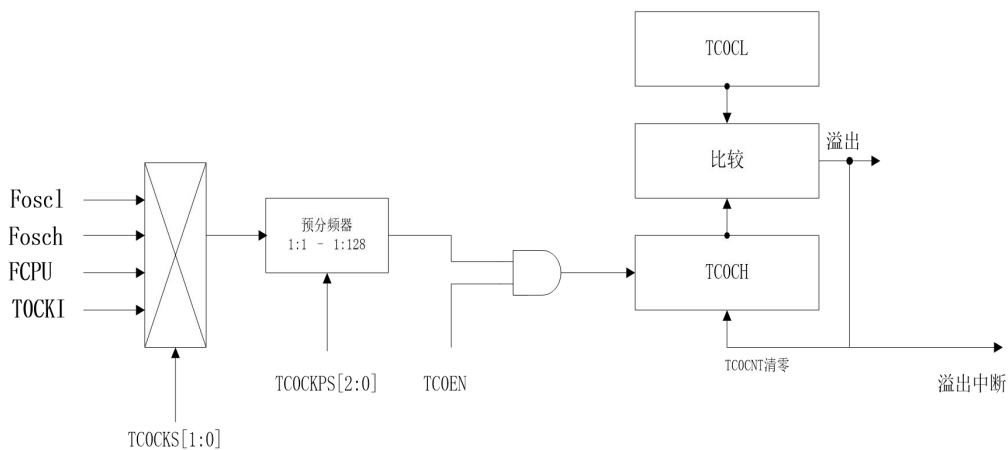
在 8 位模式下，TCxCL 作为 TCx 的周期寄存器，TCx 使能后，TCxCH 递加，当 TCxCH 与 TCxCL 数值相等时，TCx 溢出，将 TCxCH 清零重新开始计数，同时将中断标志位 TxIF 置 1。

在 16 位模式下，[TCxCH,TCxCL]作为 16 位的计数器，TCx 使能后，16 位计数器递加，当计数值等于 0xFFFF 时，16 位计数器将清零重新开始计数，同时将中断标志位 TxIF 置 1。

- 可选择时钟源，高频系统时钟 Fosch、低频系统时钟 Foscl 和指令时钟 Fcpu 、外部时钟 T0CKI/触摸按键
- 可选择 8 位模式和 16 位模式，8 位模式下，通过设置周期寄存器，可任意设置 TCx 的周期
- 预分频比多级可选，最大可选择 1:128
- 溢出中断功能
- 溢出中断唤醒功能（当输入频率选择 Foscl 或 Fosch 时，若所选择的时钟源振荡器一直工作，此时 TC0 在休眠状态下依然工作，溢出中断可唤醒 CPU）

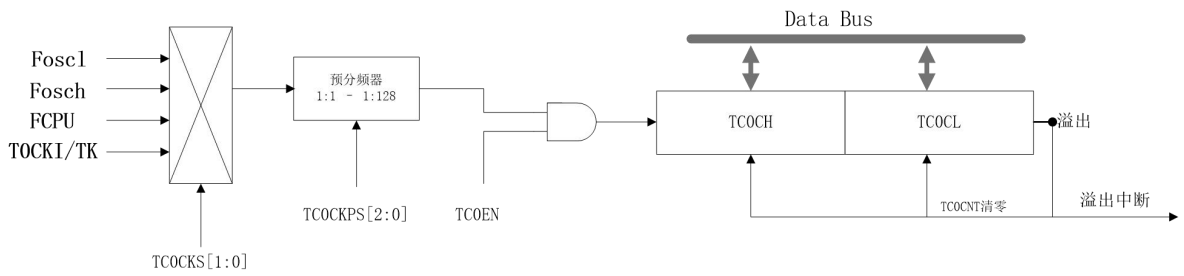
TC0 框图

8 位模式





16 位模式



7.2 T0CR 控制寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
T0CR	TC0EN	TC0MOD	-	TC0CKS1	TC0CKS0	TC0CKPS2	TC0CKPS1	TC0CKPS0
读/写	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit 7 **TC0EN:** TCx模块使能位

1 = 使能TCx

0 = 关闭TCx

Bit 6 **TC0MOD:** TCx模式选择位

1 = 16位模式

0 = 8位模式

Bit 5 未定义

Bit[4:3] **TC0CKS:** TCx时钟源选择

TC0CKS[1:0]	TC0 时钟源选择
00	Fosc1(低频系统时钟)
01	Fosc(高频系统时钟)
10	Fcpu
11	T0CKI

Bit[2:0] **TC0CKPS[2:0]:** TCx预分频比选择

TC0CKPS[2:0]	TC0 预分频比
000	1:1
001	1:2
010	1:4
011	1:8
100	1:16
101	1:32
110	1:64
111	1:128



7.3 TC0CL TC0 计数器低 8 位/周期寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC0CL	TC0CL7	TC0CL6	TC0CL5	TC0CL4	TC0CL3	TC0CL2	TC0CL1	TC0CL0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	x	x	X	x	x	x	x	x

7.4 TC0CH TC0 计数器高位

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC0CH	TC0CH7	TC0CH6	TC0CH5	TC0CH4	TC0CH3	TC0CH2	TC0CH1	TC0CH0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	x	x	x	x	x	x	x	x

7.5 PWMxCR 控制寄存器(x=0,1)

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWMxCR	PWMxEN	PWMxAOE	PWMxBOE	-	-	-	-	-
读/写	R/W	R/W	R/W	R	R	R	R	R
复位后	0	0	0	0	0	0	0	0

Bit 7 **PWMxEN:** PWM模块使能位

1 = 使能PWM

0 = 关闭PWM

Bit 6 **PWMxAOE:** PWM波形输出使能位

1 = 端口输出PWMxA波形

0 = 端口用作IO

Bit 5 **PWMxBOE:** PWM波形输出使能位

1 = 端口输出PWMxB波形

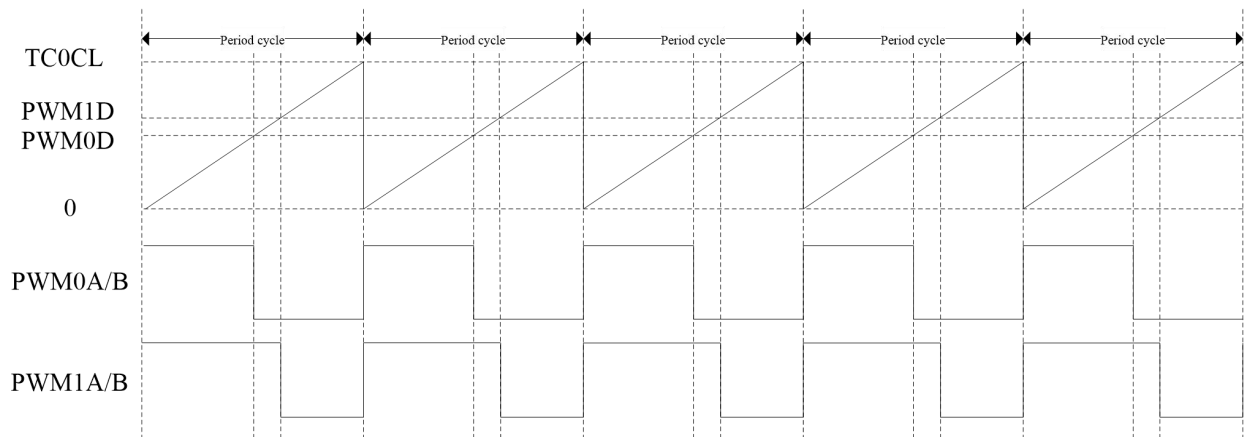
0 = 端口用作IO

7.6 PWMxD 数据高位(x =0,1)

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWMxD	PWMxD7	PWMxD6	PWMxD5	PWMxD4	PWMxD3	PWMxD2	PWMxD1	PWMxD0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0



7.7 PWMx 波形图(x=0,1)



由上图可知 PWM0A/B&PWM1A/B 可以输出同周期，不同占空比的 PWM 波形。

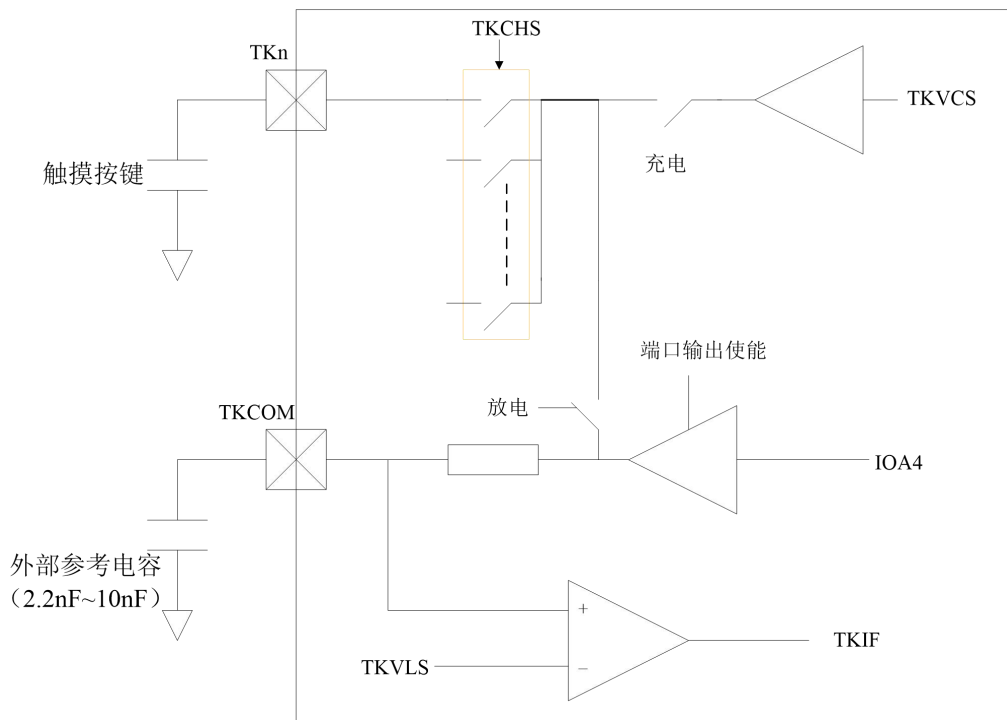


8 触摸按键 (CDC)

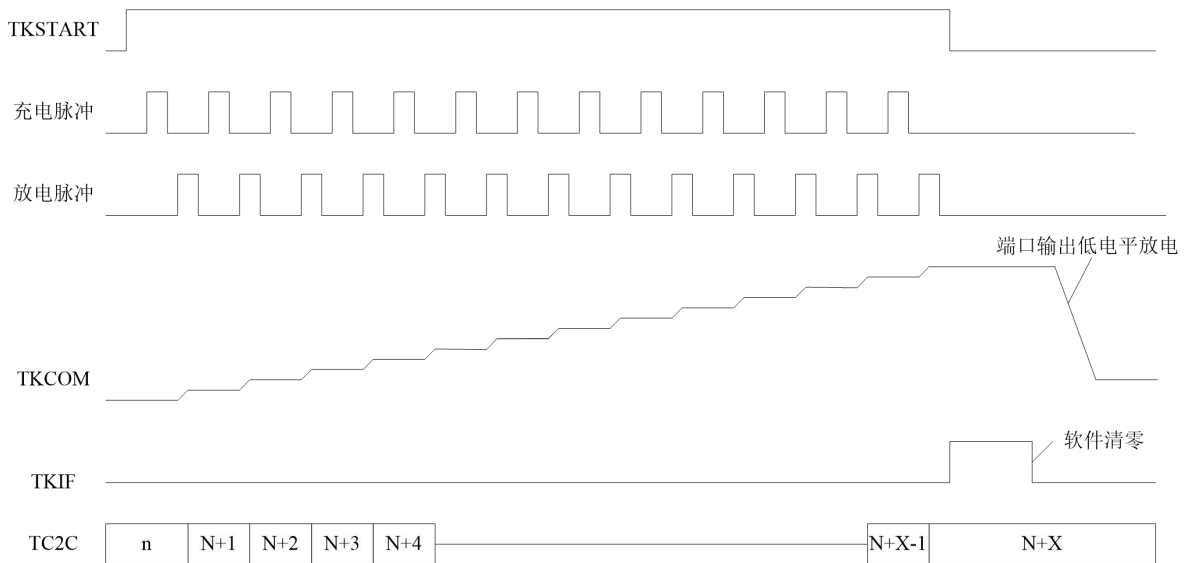
8.1 概述

JZ8M116 有 4 路触摸按键通道，灵敏度可通过外接电容调节，可替代机械式触摸按键，实现防水防尘，简单易用的操作接口。

8.2 原理框图



信号波形示意图:





8.3 TKCTR0 控制寄存器 0

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TKCTR0	TKEN	TKSTART	TKCKS1	TKCKS0	TKMODE	-	-	-
R/W	R/W	R/W	R/W	R/W	R/W	-	-	-
POR	0	0	0	0	0	-	-	-

Bit 7 **TKEN**: CDC模块使能控制位

1 = 使能CDC模块

0 = 关闭CDC模块

Bit 6 **TKSTART**: 启动通道转换

1 = 启动通道转换

0 = 通道转换完成, 自动清零

Bit [5:4] **TKCKS[1:0]**: CDC时钟分频选择位

TKCKS[1:0]	输入信号选择
00	Fosch/4
01	Fosch/8
10	Fosch/16
11	Fosch/32

Bit3 **TKMODE**: 触摸按键模式

1 = 振荡模式(TKCOM, 无需外接电容)

0 = 电荷转移模式(TKCOM, 需外接电容), 建议使用此模式

8.4 TKCTR1 控制寄存器 1

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TKCTR1	TKVLS2	TKVLS0	TKVCS1	TKVCS0	-	-	-	-
R/W	R/W	R/W	R/W	R/W	-	-	-	-
POR	0	0	0	0	-	-	-	-

Bit [7:6] **TKVLS[1:0]**: 比较电平选择位(@TKMODE=0)

TKVLS[1:0]	比较电平选择
00	1.2V
01	0.50*VCHG
10	0.75*VCHG
11	0.90*VCHG



Bit [5:4] TKVCS[1:0]: 通道上拉电平VCHG选择位

TKVCS[1:0]	上拉电平 VCHG 选择
00	2V
01	3V
10	4V
11	VDD

TKVCS[1:0]: 振荡驱动选择位(@TKMODE=1)

TKVCS[1]: 1 = 使能驱动1

TKVCS[0]: 1 = 使能驱动0

8.5 TKCHS 触摸按键通道选择寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TKCHS	-	-	-	-	TKCHS3	TKCHS2	TKCHS1	TKCHS0
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	-	-	-	-	0	0	0	0

Bitn TKCHSn 触摸通道连通 (n=0~3)

1 = 连通该通道(TKn与TKCHSn 一一对应)

0 = 不连通该通道

注: 1- 连通的端口在 TKEN 有效时自动设置成模拟输入口
 2- 未定义的通道选择位禁止操作

8.6 TKCNTH/L 触摸按键计数寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TKCNTL	TKCNTL[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	X	X	X	X	X	X	X	X

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TKCNTH	TKCNTH[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	X	X	X	X	X	X	X	X

注: 1- 按键扫描过程中, 不允许写操作



9 低电压检测(LVD)

9.1 概述

高精度低电压检测模块，可以精准检测供电电压(VDD)。当 VDD 电压相比 VLVDs 设置电压发生状态改变时，可产生 LVDIF 中断标志，查询 LVDF 即可了解当前 VDD 电压与设置电压大小关系。

9.2 LVDCR 低电压检测控制寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
LVDCR	LV DEN	LV DF	-	VLV DS4	VLV DS3	VLV DS2	VLV DS1	VLV DS0
R/W	R/W	R	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	-	0	0	0	0	0

Bit 7 LV DEN: 低压检测使能

1 = 使能低压检测

0 = 关闭低压检测

Bit 6 LV DF: 比较器输出位

1 = VDD电压低于设置电压

0 = VDD电压高于设置电压

Bit 5 必需为0

Bit[4:0] VLV DS[4:0]: LVD电压设置

LV DS[4:0]	VSEL	LV DS[4:0]	VSEL	LV DS[4:0]	VSEL	LV DS[4:0]	VSEL
00000	2.30V	01000	3.10V	10000	3.90V	11000	4.70V
00001	2.40V	01001	3.20V	10001	4.00V	11001	4.80V
00010	2.50V	01010	3.30V	10010	4.10V	11010	4.90V
00011	2.60V	01011	3.40V	10011	4.20V	11011	5.00V
00100	2.70V	01100	3.50V	10100	4.30V	11100	5.10V
00101	2.80V	01101	3.60V	10101	4.40V	11101	5.20V
00110	2.90V	01110	3.70V	10110	4.50V	11110	5.30V
00111	3.00V	01111	3.80V	10111	4.60V	11111	5.40V



10 看门狗 (WDT)

10.1 概述

看门狗定时器的时钟为内部独立 RC 时钟。

配置字 WDTEN 设置看门狗定时器的三种工作状态:

- (1) 始终使能: 在 STOP 模式下仍然工作, 溢出可唤醒 STOP
- (2) STOP 下关闭
- (3) 始终关闭

配置字 TWDTEN 设置看门狗的四种溢出时间: 4.5ms、18ms、72ms 或 288ms。

10.2 OPTION 配置寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OPTION	GIE	-	TO	PD	-	-	-	-
读/写	R/W	-	R	R	-	-	-	-
复位后	0	-	1	1	-	-	-	-

Bit.5 **TO:** 超时位
 1 = 上电复位或清除WDT
 0 = WDT发生溢出

Bit.4 **PD:** 掉电位
 1 = 上电复位或清除WDT
 0 = 进入休眠模式

10.3 WDTC 看门狗控制寄存器

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
WDTC	WDTC7	WDTC6	WDTC5	WDTC4	WDTC3	WDTC2	WDTC1	WDTC0
读/写	W(*)	W(*)	W(*)	W(*)	W(*)	W(*)	W(*)	W(*)
复位后	-	-	-	-	-	-	-	-

- (*) [1] WDTC 写入 0x5A 将清除 WDT 定时器, 写入其他值无效。
 [2] CLRWDT 指令也可清除 WDT 定时器。



11 芯片配置字

烧录选项	内容	说明
HCPUS	2T	高频模式下 CPU 速度选择； 低频模式下固定为 2T
	4T	
	8T	
	16T	
	32T	
	64T	
	128T	
	256T	
LVRS	LVR=1.4V	系统高速运行时，请选择相应 较高的 LVR 电压，以保证系 统的可靠性
	LVR=1.5V	
	LVR=1.6V	
	LVR=1.7V	
	LVR=1.8V	
	LVR=1.9V	
	LVR=2.0V	
	LVR=2.1V	
	LVR=2.2V	
	LVR=2.3V	
	LVR=2.4V	
	LVR=2.5V	
	LVR=3.5V	
	LVR=3.6V	
LVR=3.7V		
LVR=3.8V		
WDTC	始终开启看门狗	
	休眠模式下关闭看门狗	
	始终关闭看门狗	
WDTT	WDT 溢出时间=4.5ms	VDD=5V 典型值
	WDT 溢出时间=18ms	
	WDT 溢出时间=72ms	
	WDT 溢出时间=288ms	
MCLRE	使能外部复位，对应管脚作为复位脚	
	屏蔽外部复位，对应管脚作为输入脚	
RDPIN	读端口从输出管脚上读取	
	读端口从输出寄存器读取	
CP	屏蔽代码保护功能	
	使能代码保护功能	



12 电性参数

12.1 极限参数

储存温度.....	-50°C~125°C
工作温度.....	-40°C~85°C
电源供应电压.....	VSS-0.3V~VSS+6.0V
端口输入电压.....	VSS-0.3V~VDD+0.3V

12.2 直流特性

符号	参数	测试条件		最小值	典型值	最大值	单位
		VDD	条件 (常温 25°C)				
VDD	工作电压	—	Fosc = 16MHz, 8T	1.8		5.5	V
IDD1	工作电流 1	3V	Fosc = 16MHz, 16T,		1.0		mA
		5V	无负载		1.5		mA
IDD2	工作电流 2	3V	内部低频 RC, 高频振荡器关闭		350		uA
		5V	低速模式, 无负载		500		uA
IDD3	工作电流 3	3V	高频振荡器关闭, 外部低频晶振打开 (32768), 进入 STOP,		5		
		5V	定时器周期唤醒, 无负载		11		
ISP1	静态电流 1	3V	休眠模式, WDT 使能, 无负载		3		uA
		5V			12		uA
ISP2	静态电流 2	3V	休眠模式, WDT 禁止, 无负载			1	uA
		5V				1	uA
VIL1	输入低电平	—	有施密特			0.2VDD	
VIH1	输入高电平	—	有施密特	0.8VDD			
IPH	上拉电阻	5V	输入到 GND		TBD		uA
		3V	输入到 GND		TBD		
IOL1	输出灌电流	5V	输出口, Vout = VSS+0.6V		5		mA
		3V			5		
IOH1	输出拉电流	5V	输出口, Vout = VDD-0.6V		5		mA
		3V			5		mA
IOL2	输出大灌电流	5V	输出口, Vout = VSS+0.6V		10		mA
		3V	仅IOA0 端口具有此功能		10		



13 指令集简述

13.1 概述

JZ8M116系列指令集是一种精简指令集（RISC），指令宽度为16位，由操作码和0~2个操作数组成。指令按照功能可分为5类，即字节操作指令、位操作指令、立即数指令、分支指令、特殊控制指令。

一个指令周期由1个系统时钟周期组成，除非条件测试结果为真或指令执行改变了程序计数器的值，否则执行所有的指令都只需要一个指令周期。对于上述两种特征情况，指令执行需要两个指令周期。

任何一条指定文件寄存器作为指令一部分的指令都进行读-修改-写操作。读寄存器、修改数据并根据指令或目标标识符“d”存储结果。即使是写寄存器的指令也将先对改寄存器进行读操作。

13.2 符号说明

符号	范围	说明	符号	范围	说明
R/r	0-0xff	寄存器地址	C	-	进位标志
A	-	ACC 寄存器	DC	-	半进位标志
B/b	0-7	位地址	Z	-	零标志
I/i	0-0xff	立即数	d	0-1	目的操作数定义
K/k	0-0xffff	标号	GIE	-	总中断使能位
TOS	-	栈顶	stkp	-	堆栈指针
PC	-	PC 指针			



13.2 JZ8M116 指令集表

指令集表中，d=1,目的操作数为 R；d=0,目的操作数为 A

指令类型	助记符	指令说明	周期数	影响标志位	备注
寄存器操作指令	ADDAR R,d	R+A → d	1	Z,DC,C	
	ADCAR R,d	R+A+C → d	1	Z,DC,C	
	SUBAR R,d	A-R → d	1	Z,DC,C	
	SBCAR R,d	A-R- C → d	1	Z,DC,C	
	SUBRA R,d	R-A → d	1	Z,DC,C	
	SBCRA R,d	R-A- C → d	1	Z,DC,C	
	ANDAR R,d	R&A → d	1	Z	
	ORAR R,d	R A → d	1	Z	
	XORAR R,d	R^A → d	1	Z	
	COMR R,d	R → d	1	Z	
	MOVR R,d	R → d	1	Z	
	MOVAR R	A → R	1	-	
	CLRR R	0 → R	1	Z	
	SWAPR R,d	R 半字节交换 → d	1	-	
	RLR R,d	R[7] → C, {R[6:0],C} → d	1	C	
	RLRNC R,d	{R[6:0],0} → d	1	-	
	RRR R,d	R[0] → C, {C,R[7:1]} → d	1	C	
	RRRNC R,d	{0,R[7:1]} → d	1	-	
	DECR R,d	R-1 → d	1	Z	
	DJZR R,d	R-1 → d, SKIP if 0	1(2)	-	
	INCR R,d	R+1 → d	1	Z	
	JZR R,d	R+1 → d, SKIP if 0	1(2)	-	
	JNZR R,d	R+1 → d, SKIP if !0	1(2)	Z,C	
	DJNZR R,d	R-1 → d, SKIP if !0	1(2)	Z,C	
	JCMPPAR R	SKIP if A=R	1(2)	Z,C	
	JNCMPAR R	SKIP if A≠R	1(2)	Z,C	
	JGAR R	SKIP if A ≥ R	1(2)	Z,C	
JLAR R	SKIP if A < R	1(2)	Z,C		
XCHAR R	A ← → R	1(2)	Z		
位操作指令	JBTS0 R,b	SKIP if R[b]=0	1(2)	-	
	JBTS1 R,b	SKIP if R[b]=1	1(2)	-	
	BCLR R,b	0 → R[b]	1	-	
	BSET R,b	1 → R[b]	1	-	



指令类型	助记符	指令说明	周期数	影响标志位	备注
立即数操作指令	ADDIA I	I+A → A	1	Z,DC,C	
	SUBIA I	I-A → A	1	Z,DC,C	
	SBCIA I	I-A- ^C → A	1	Z,DC,C	
	SUBAI I	A-I → A	1	Z,DC,C	
	SBCAI I	A-I- ^C → A	1	Z,DC,C	
	ANDIA I	A&I → A	1	Z	
	ORIA I	A I → A	1	Z	
	XORIA I	A^I → A	1	Z	
	MOVIA I	I → A	1	-	
	RETIA I	Stack → PC, I → A	2	-	
	JCMPAI I	SKIP if A=I	1(2)	Z,C	
	JNCPAI I	SKIP if A≠I	1(2)	Z,C	
特殊操作指令	RLA	A[7] → C, {A[6:0],C} → A	1	C	
	RLANC	{A[6:0],0} → A	1	-	
	RRA	A[0] → C, {C,A[7:1]} → A	1	C	
	RRANC	{0,A[7:1]} → A	1	-	
	DECA	A-1 → A	1	Z	
	DJZA	A-1 → A, SKIP if 0	1(2)	-	
	INCA	A+1 → A	1	Z	
	JZA	A+1 → A, SKIP if 0	1(2)	-	
	RETIE	Stack → PC, 1 → GIE	2	-	
	RETURN	Stack → PC	2	-	
	NOP	None Operation	1	-	
	RDT	ROM[{fsr1,fsr0}] → {HBUF, A}	2	-	
	DAA	加法后十进制调整	1	DC, C	
	DSA	减法后十进制调整	1	DC, C	
	PUSH	A, STATUS 压栈	1	-	
	POP	A, STATUS 出栈	1	Z, DC, C	
	CLRWDT	清除 WDT 寄存器	1	PD, TO	
分支指令	CALL I	I → PC, PC → Stack	2	-	
	GOTO I	I → PC	2	-	